

MEMORIAS DE SEMICONDUCTORES

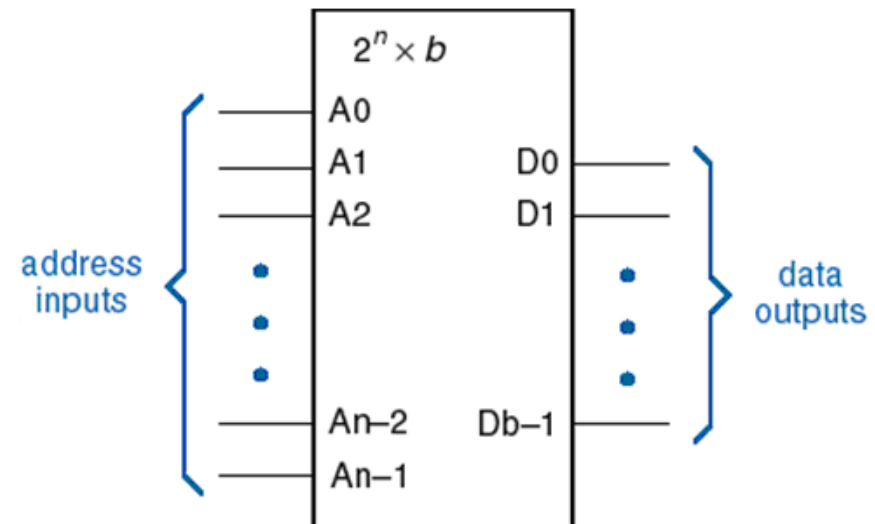
Se ha visto anteriormente que un registro (latch o flip-flop) puede almacenar un bit.

Para almacenar una gran cantidad de bits, se recurre al uso de memorias.

Una memoria, en general, es un arreglo de $2^n \times b$ celdas con 2^n filas (posiciones) y b columnas (longitud de palabra):

0 0 0	0	0	1	1
0 0 1	1	1	0	1
0 1 0	0	0	0	1
0 1 1	1	0	1	0
1 0 0	0	1	1	1
1 0 1	1	0	1	0
1 1 0	0	1	0	1
1 1 1	1	0	1	0

2^n



Una primera clasificación será entre:

NO VOLÁTILES

ROM

PROM

EPROM

EEPROM

FLASH

VOLÁTILES

ESTÁTICAS (SRAM)

DINÁMICAS (DRAM)

Otra clasificación puede ser:

MEMORIAS DE SÓLO LECTURA

ROM

PROM

MEMORIAS DE SÓLO LECTURA REPROGRAMABLES

EPROM

EEPROM

FLASH

MEMORIAS DE LECTURA/ESCRITURA (RAM)

SRAM

DRAM

CARACTERISTICAS GENERALES

NO VOLÁTILES:

ROM (Read Only Memory): Son memorias de sólo lectura. El estado de cada celda queda determinado en el momento de la fabricación del chip. Nunca pierden la información.

PROM (Programmable Read Only Memory): Son iguales a las anteriores pero el fabricante las entrega sin grabar. Se pueden grabar de forma eléctrica, solo una vez.

EPROM (Erasable Programmable Read Only Memory): Se puede escribir varias veces de forma eléctrica. El borrado de los contenidos es completo y a través de la exposición a rayos ultravioletas (por esto suelen tener una pequeña “ventanita” en el chip).

EEPROM (Electrically Erasable Programmable Read Only Memory): Se puede borrar selectivamente byte a byte con corriente eléctrica. Es más cara que la EPROM.

FLASH: Está basada en las EEPROM pero permite el borrado bloque a bloque, es más barata y permite mayor densidad.

VOLÁTILES:

SRAM (Static Random Access Memory): Mantiene la información mientras esté alimentada, es muy rápida pero tiene baja densidad de integración.

DRAM (Dynamic Random Access Memory): Los datos se almacenan similar a la carga de un condensador. Tiende a descargarse y, por lo tanto, es necesario un proceso de refresco periódico. Son más simples y baratas que las SRAM, admiten mayor integración pero son más lentas.

ROM: memoria de sólo lectura

Una memoria ROM es esencialmente un circuito combinacional. Por ejemplo:

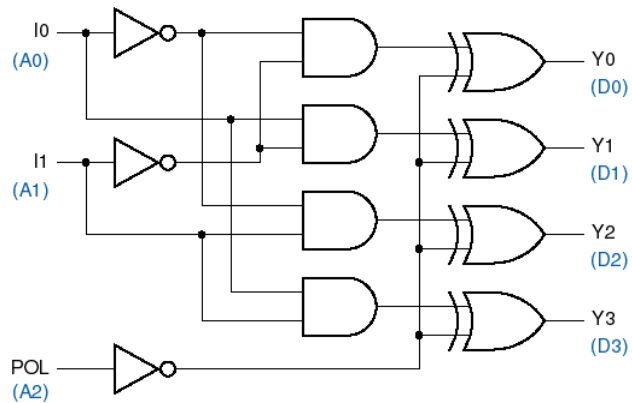
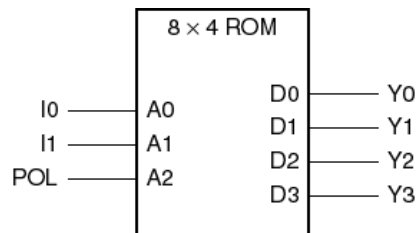


Tabla de verdad:

Inputs			Outputs			
A2	A1	A0	D3	D2	D1	D0
0	0	0	1	1	1	0
0	0	1	1	1	0	1
0	1	0	1	0	1	1
0	1	1	0	1	1	1
1	0	0	0	0	0	1
1	0	1	0	0	1	0
1	1	0	0	1	0	0
1	1	1	1	0	0	0

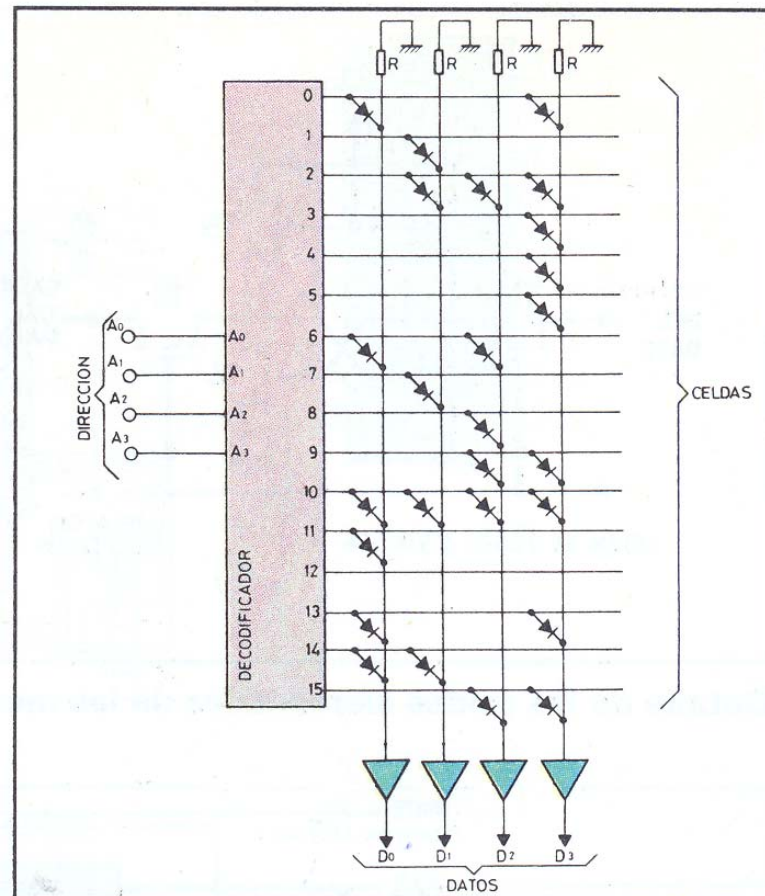
Memoria ROM de 8x4:



Contenido de la memoria ROM:

A2 A1 A0	D3	D2	D1	D0
0 0 0	1	1	1	0
0 0 1	1	1	0	1
0 1 0	1	0	1	1
0 1 1	0	1	1	1
1 0 0	0	0	0	1
1 0 1	0	0	1	0
1 1 0	0	1	0	0
1 1 1	1	0	0	0

- Las ROMs tienen la información grabada desde el momento de la fabricación y esta no puede ser cambiada.
- Se usan en aplicaciones donde no será necesario actualizar la información que contienen, por ejemplo:
 - Almacenamiento de programas y/o datos para sistemas dedicados (ejemplo: impresoras, generadores de caracteres, generadores de formas de onda, etc.).
 - Implementación de funciones combinacionales.
- Memoria ROM de 16x4, construida con diodos:



Otro ejemplo:

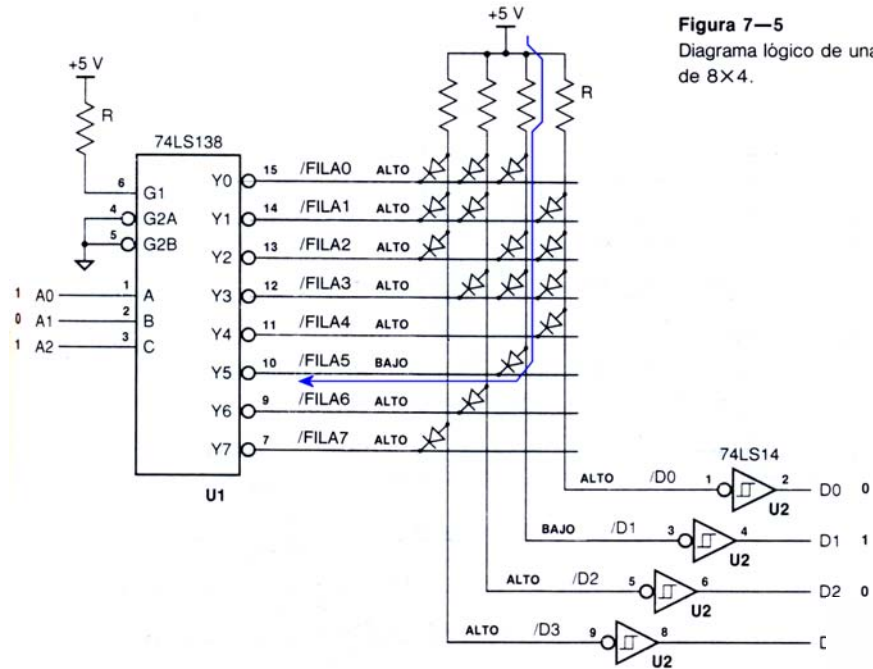
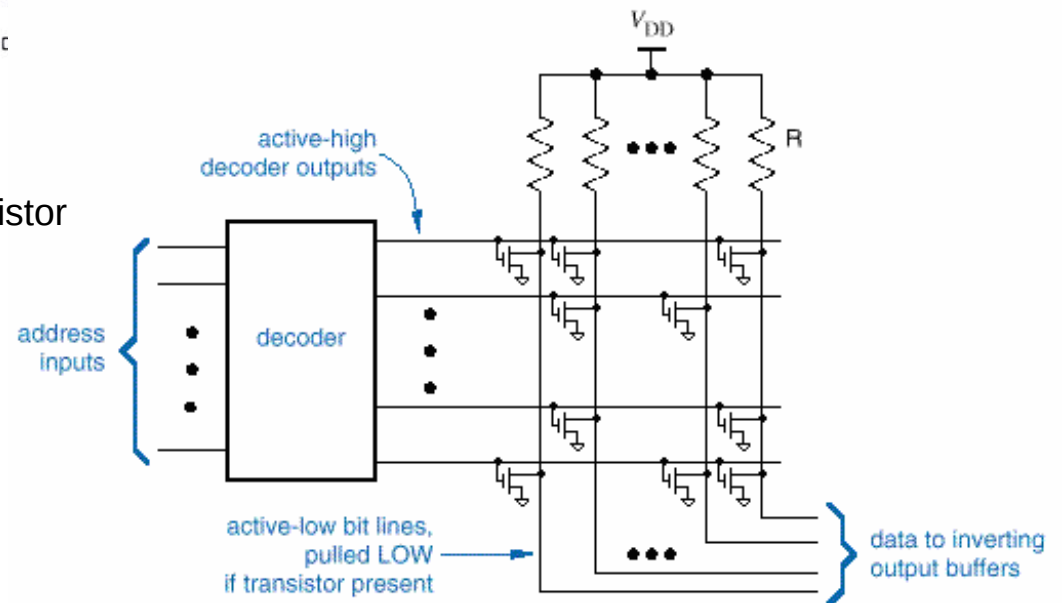
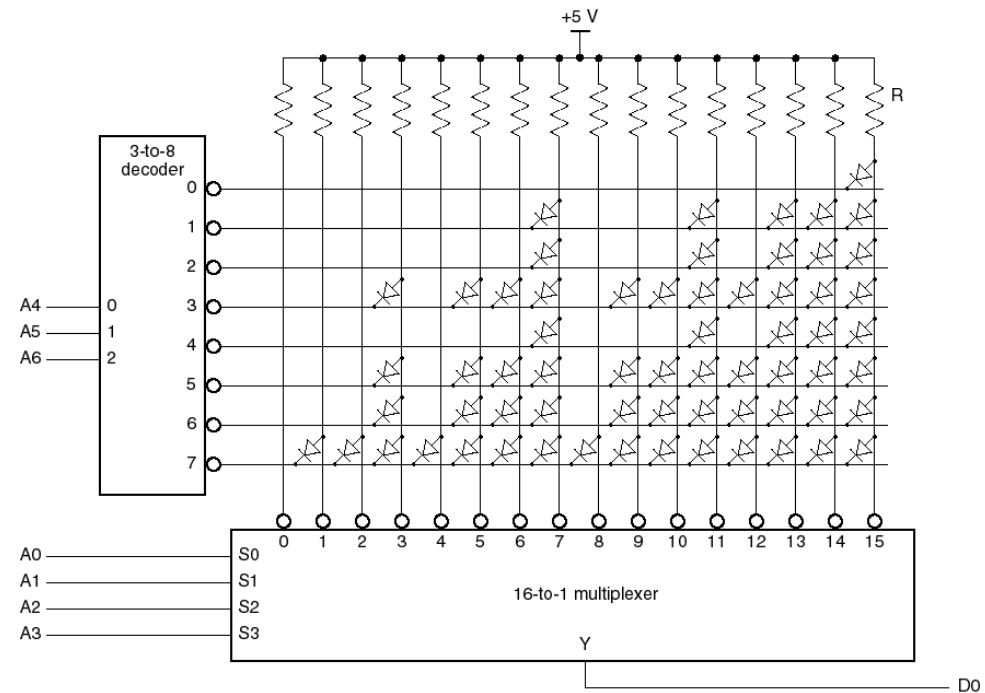


Figura 7—5
Diagrama lógico de una ROM
de 8×4.

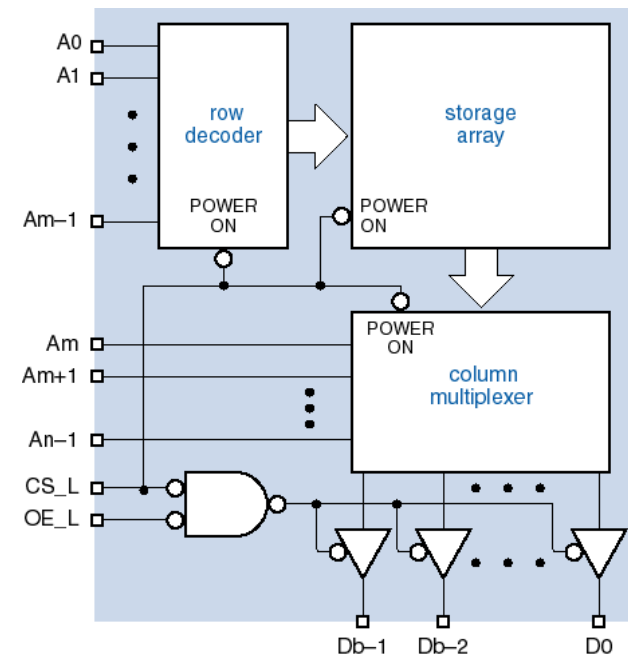
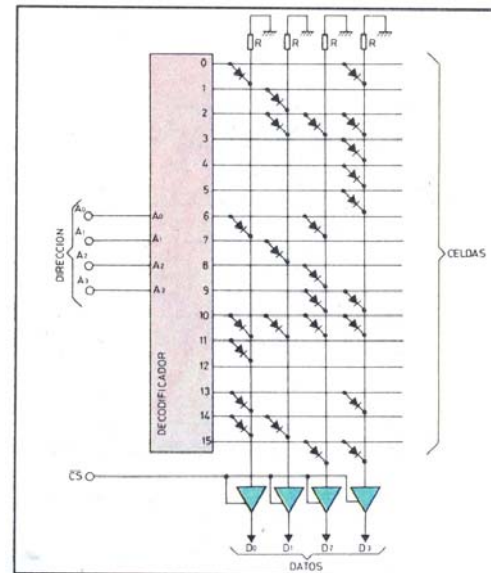
Las ROMs de tecnología MOS usan un transistor en lugar de un diodo en cada posición:



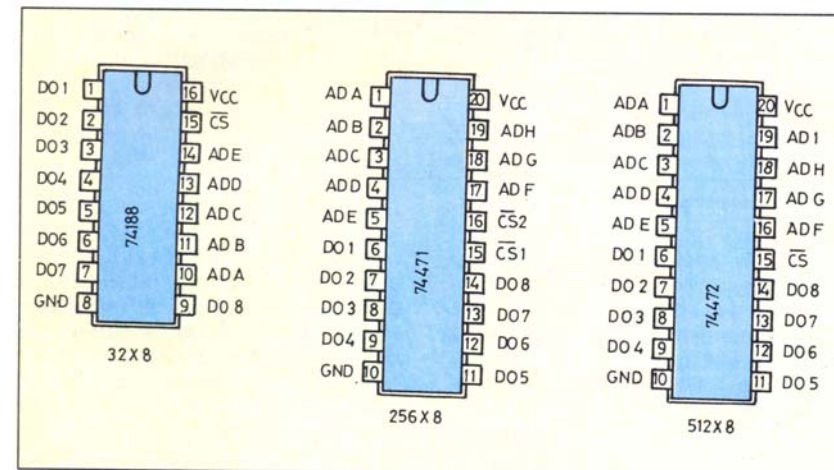
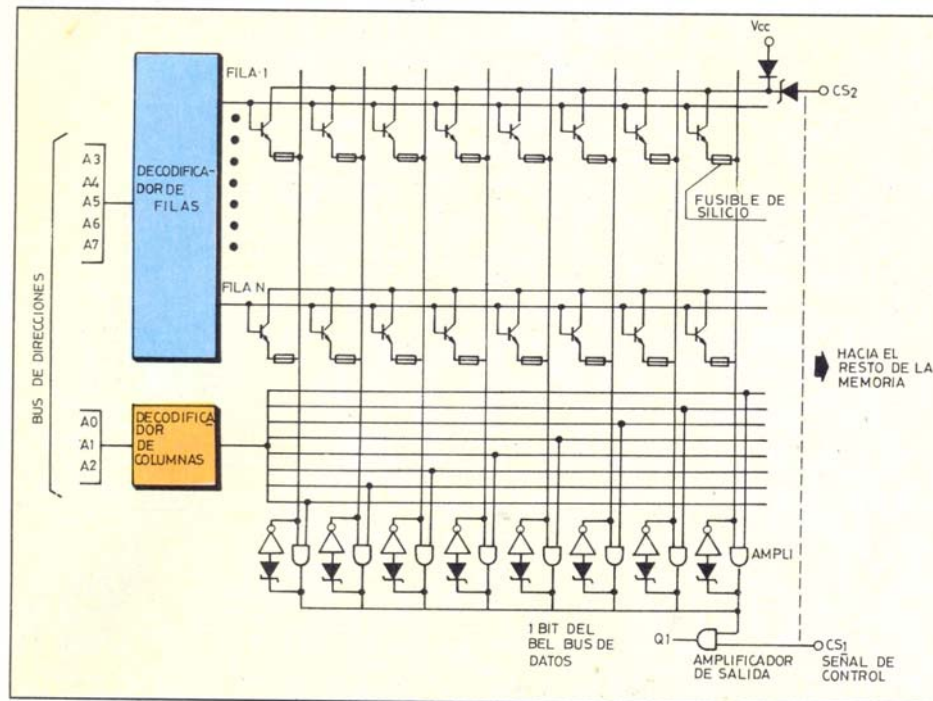
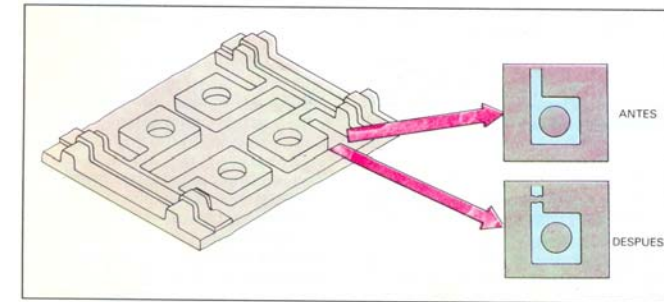
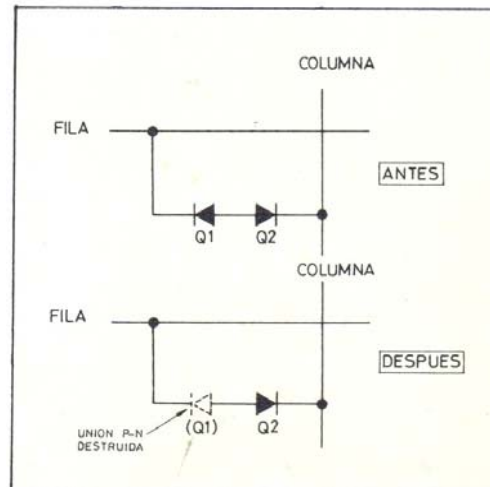
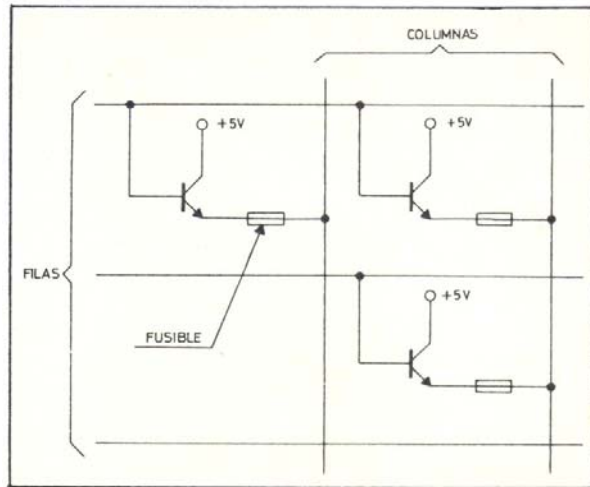
Decodificación bidimensional:



En general, las memorias poseen una o varias líneas de control:

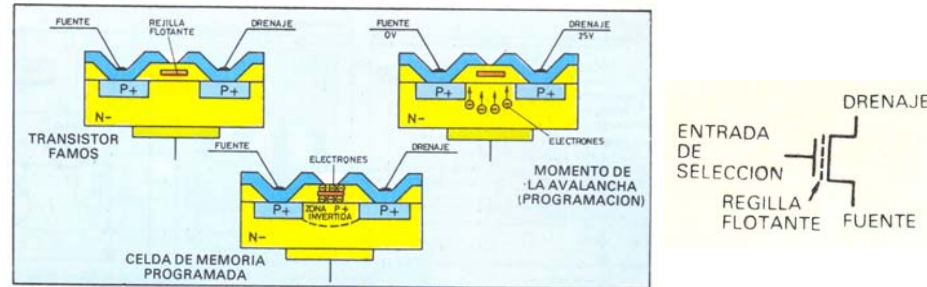


PROM: ROM programables

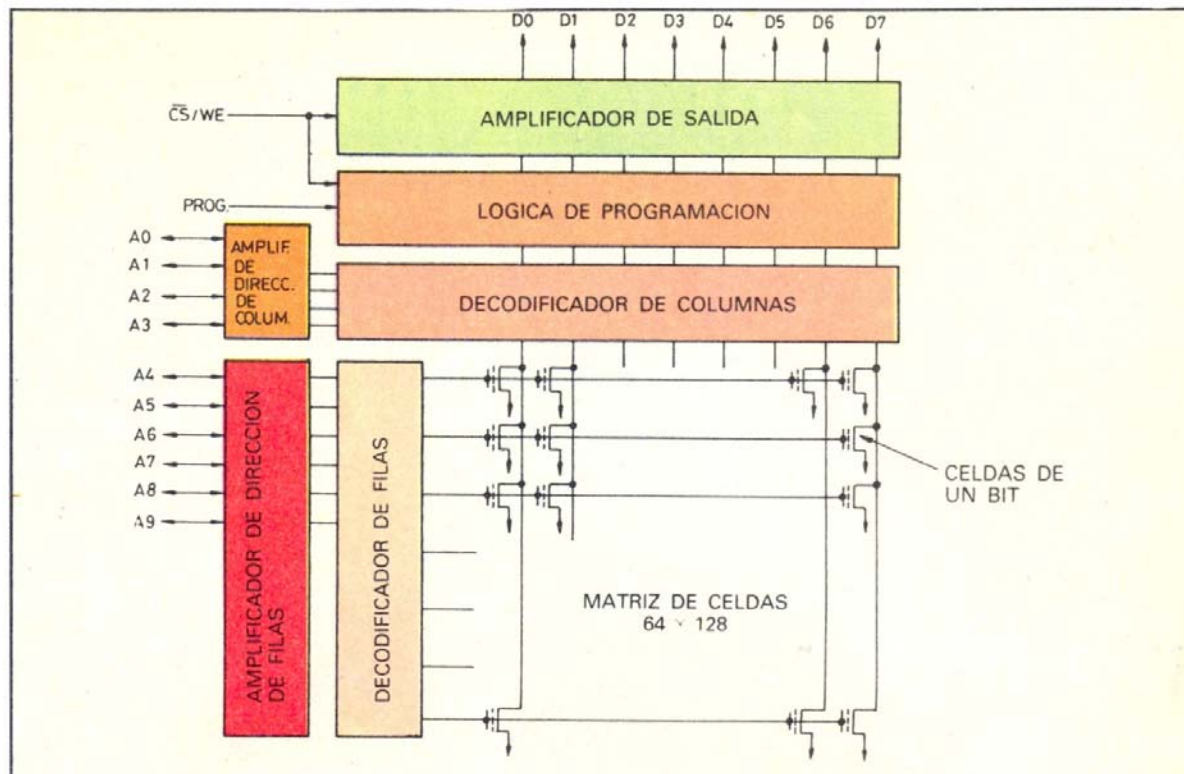


EPROM: ROM programable y borrrable

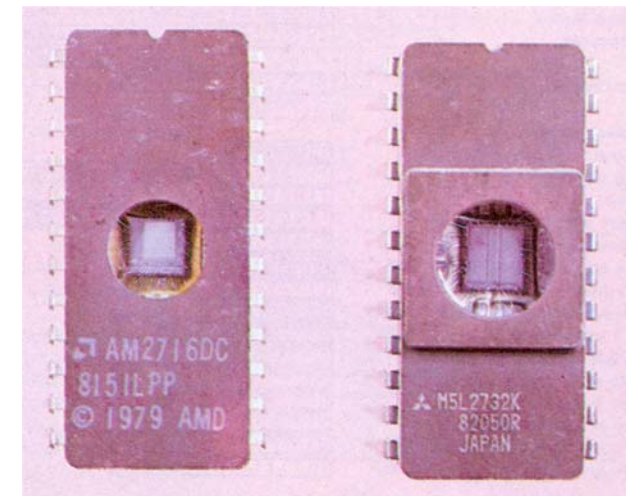
Transistor FAMOS:



Esquema de una EPROM 2708:

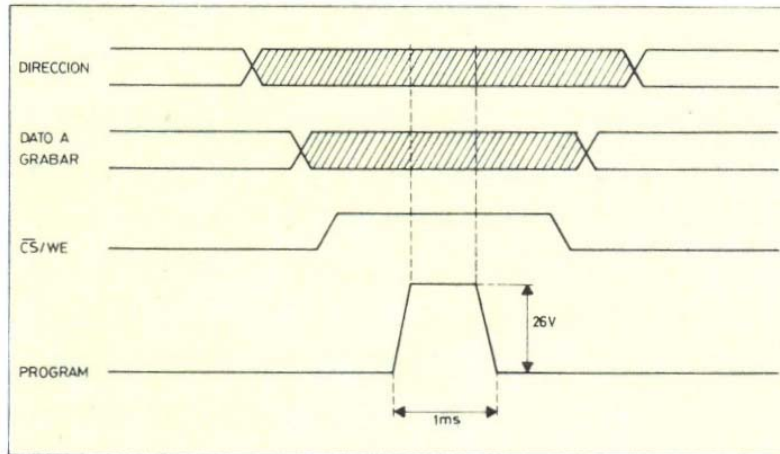


Encapsulado típico:

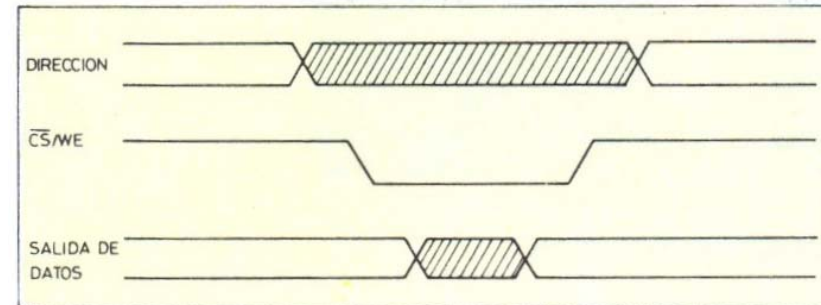


EPROM: ROM programable y borrrable

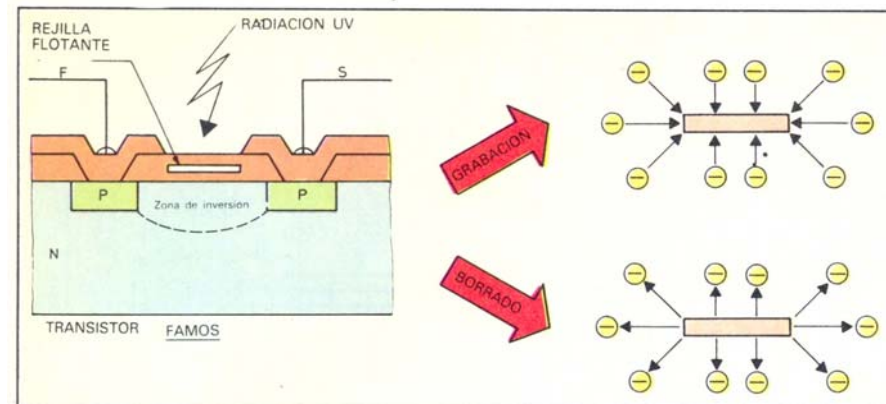
Ciclo de grabación (tiempo ~ms):



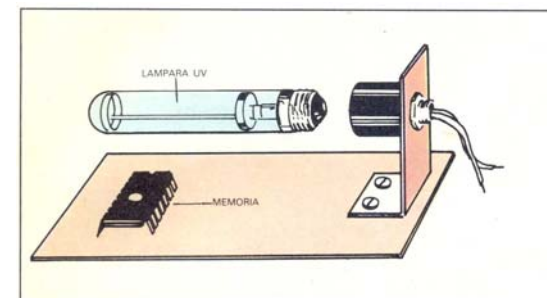
Ciclo de lectura (tiempo ~10 ns):



Borrado: por exposición a la luz ultravioleta

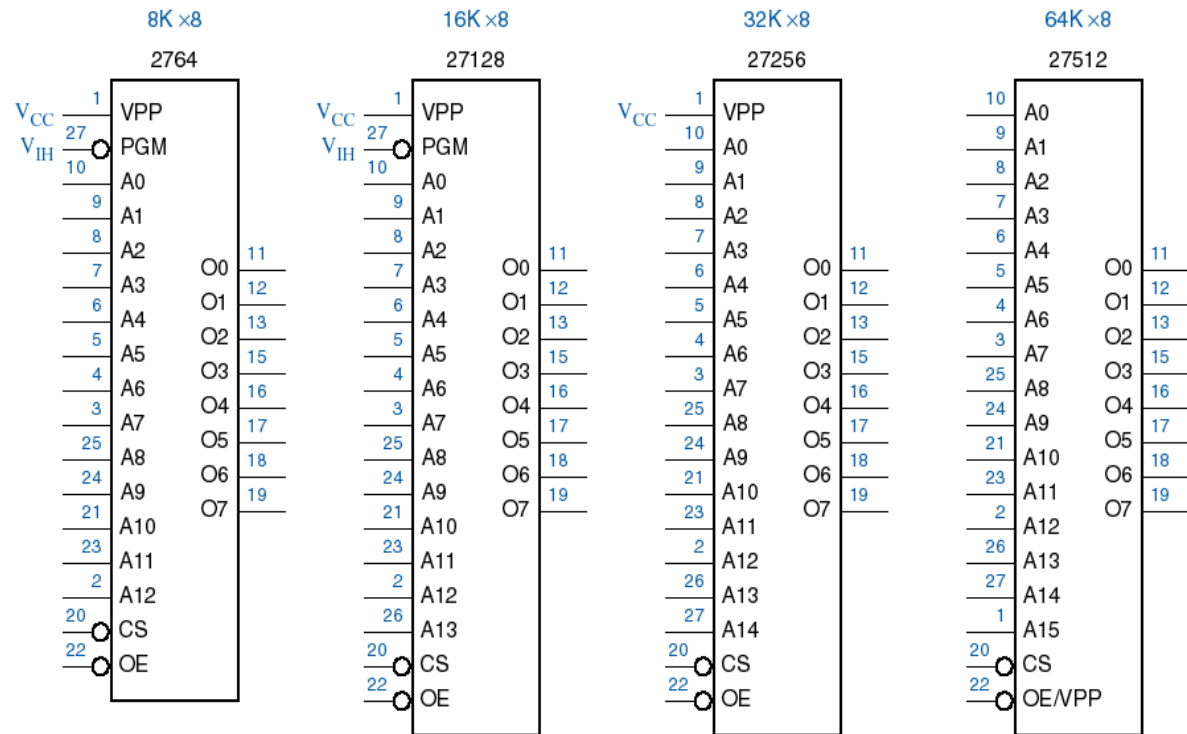


- Permanencia de la información: ~100 años.
- Existen versiones OTP (one time programming) las cuales no cuentan con la ventana de cuarzo para realizar el borrado.



EPROM: ROM programable y borrable

Algunas EPROM comerciales:



Existen con capacidades de hasta 1M x 8

EEPROM: Memorias programables y borrables eléctricamente

Programación:

- Aplicando una tensión alta (por ejemplo 12V en Vpp). Similar a las EPROM.
- En los nuevos chips, la alta tensión de programación se genera internamente.
- Mucho mas lenta que la lectura: milisegundos versus decenas de nanosegundos.

Borrado:

- Palabra por palabra.
- En las tipo FLASH es por bloques (32K, 64K, etc.) o el chip completo.

RESUMEN: Memorias no-volátiles

Table 11–5 Commercial ROM types.

Type	Technology	Read cycle	Write cycle	Comments
Mask ROM	NMOS, CMOS	20–200 ns	4 weeks	Write once; low power
Mask ROM	Bipolar	<100 ns	4 weeks	Write once; high power; low density
PROM	Bipolar	<100 ns	5 minutes	Write once; high power; no mask charge
EPROM	NMOS, CMOS	25–200 ns	5 minutes	Reusable; low power; no mask charge
EEPROM	NMOS	50–200 ns	10 μ s/byte	10,000–100,000 writes/location limit

RAM (random access memory): Memorias de Lectura / Escritura

- En general son volátiles, salvo el caso de las NVRAM.
- Se dividen en dos clases principales:

SRAM (static RAM):

Se denominan estáticas porque no se precisa de ningún tipo de mecanismo para mantener la información, siempre que se mantengan alimentadas.

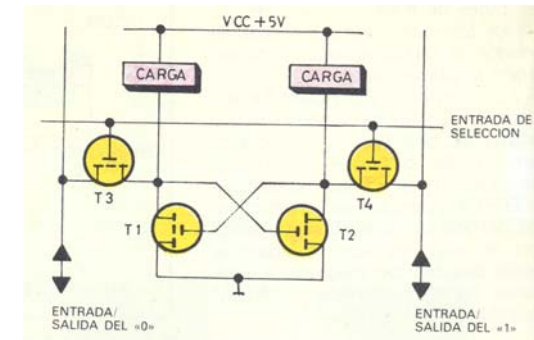
DRAM (dynamic RAM):

La información se mantiene sólo por unos pocos milisegundos. Se debe contar con circuitos de “refresco” periódico para seguir manteniendo la información.

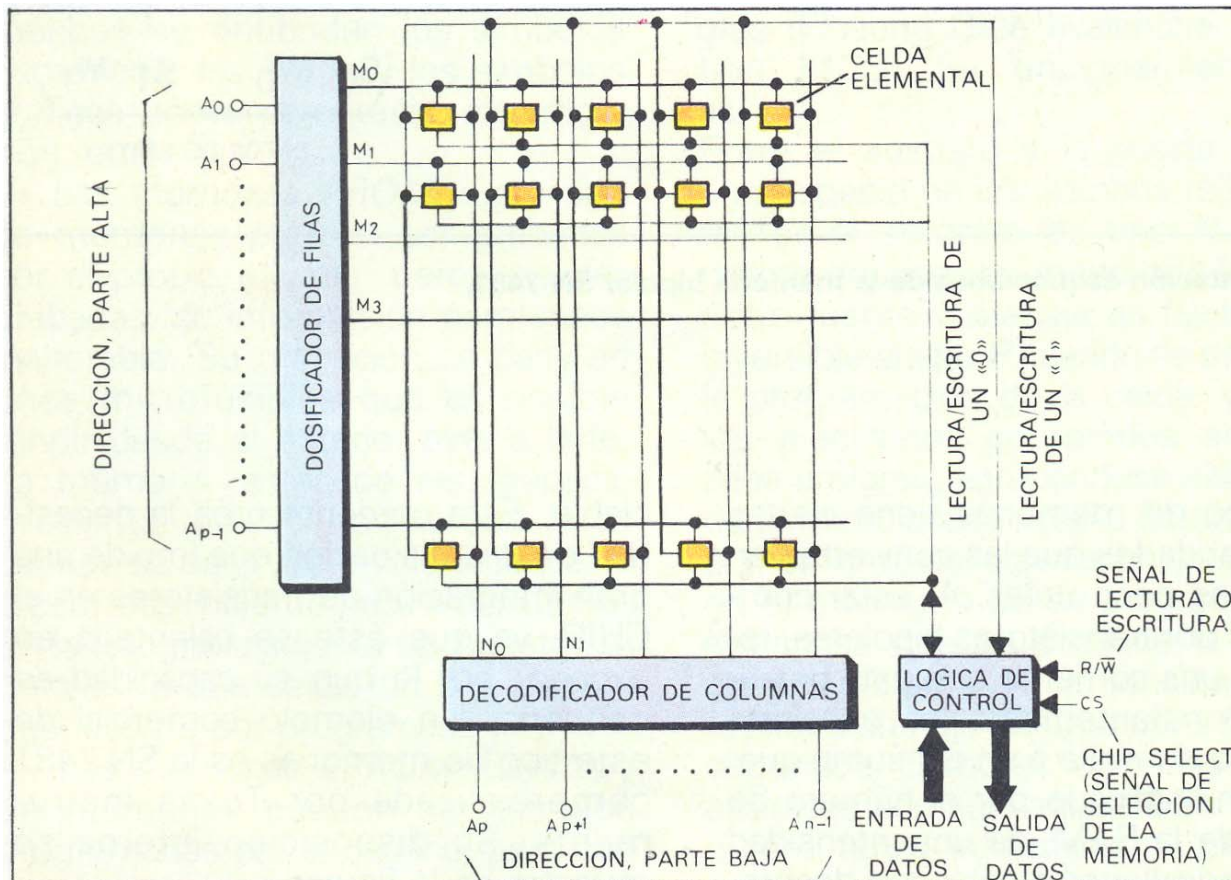
SRAM: RAM estáticas

- Cada celda o bit está formado por un latch o flip-flop.
- Pueden implementarse en tecnología bipolar y MOS.
- Las SRAM formadas por latch (activadas por nivel) en lugar de flip-flops (activados por flanco) requieren de menor cantidad de transistores.

Celda (latch) de una RAM estática MOS:



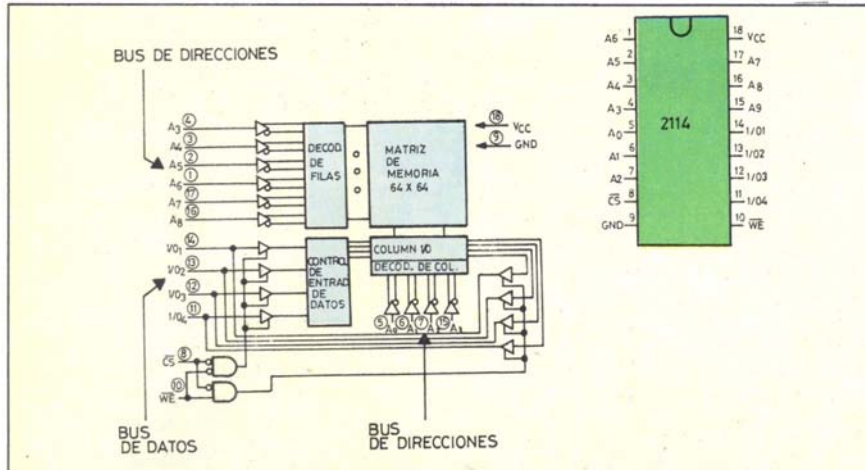
Esquema general de una memoria SRAM de un bit:



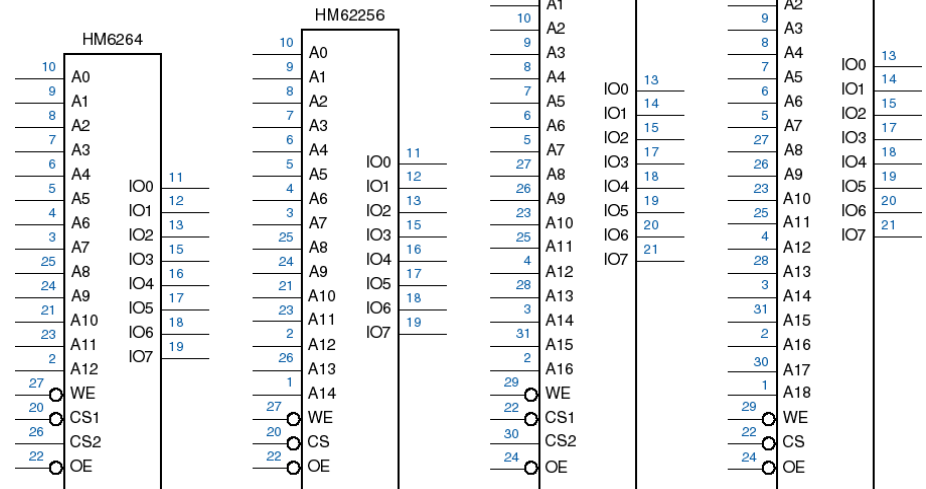
SRAM: RAM estáticas

- Las SRAM generalmente tienen un único bus de datos de E/S.

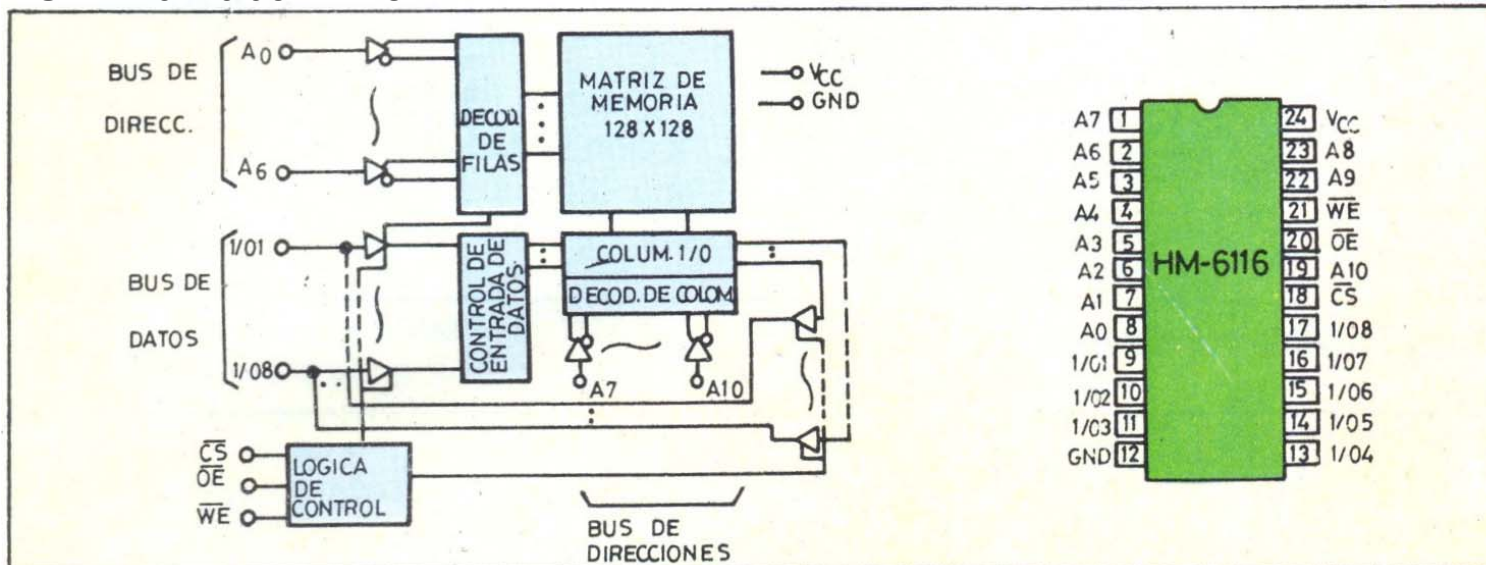
SRAM 2114 de 1K x 4:



Otras SRAM comerciales:



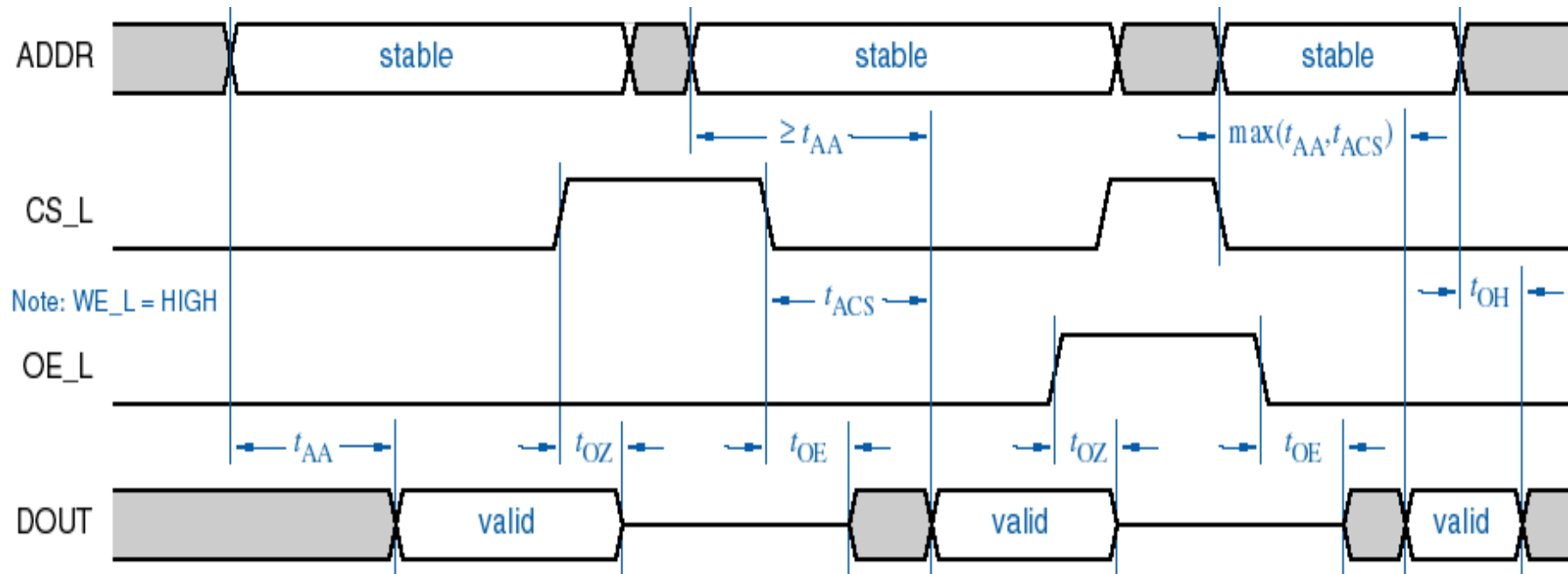
SRAM 6116 de 2K x 8::



SRAM: RAM estáticas

Diagramas de tiempo para una SRAM:

Lectura (similar a una ROM):

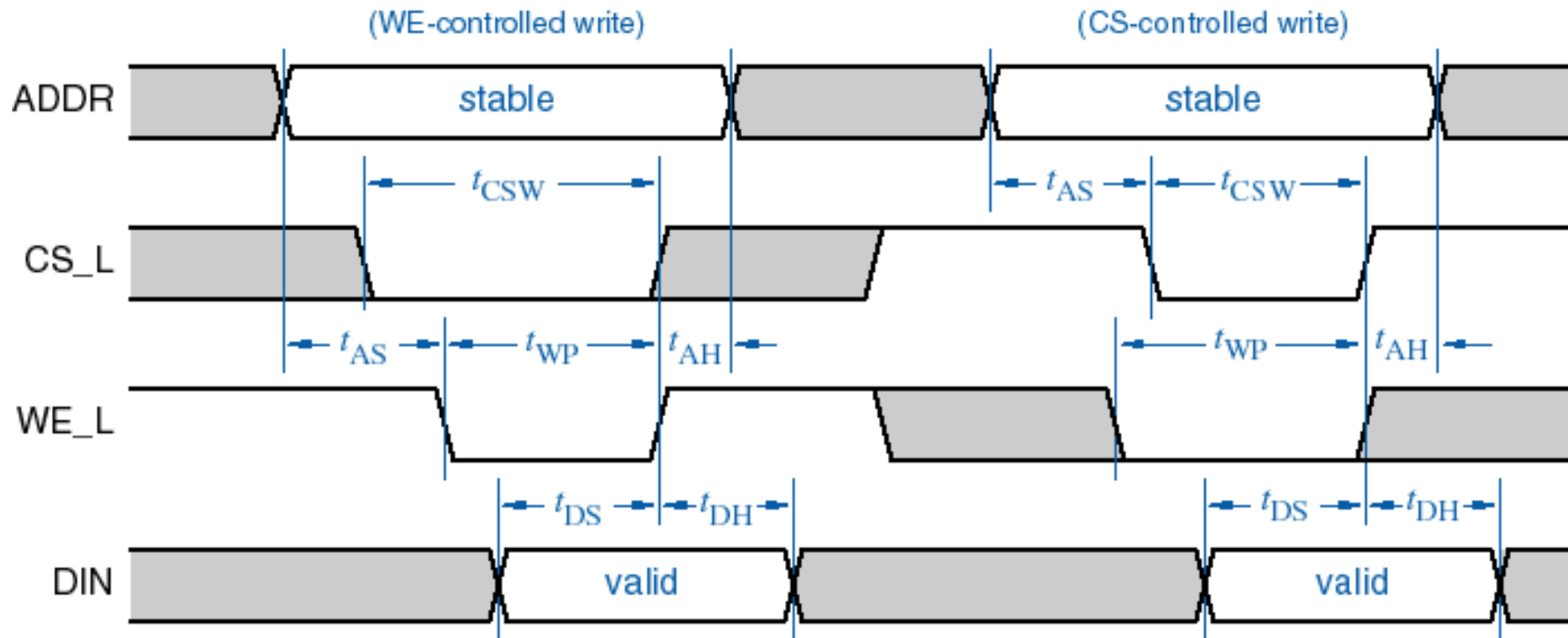


- t_{AA} Tiempo de acceso de las direcciones
- t_{ACS} Tiempo de acceso de selección de chip
- t_{OE} Tiempo de habilitación de salida
- t_{OZ} Tiempo de deshabilitación de salida
- t_{OH} Tiempo de retención de salida

SRAM: RAM estáticas

Diagramas de tiempo para una SRAM:

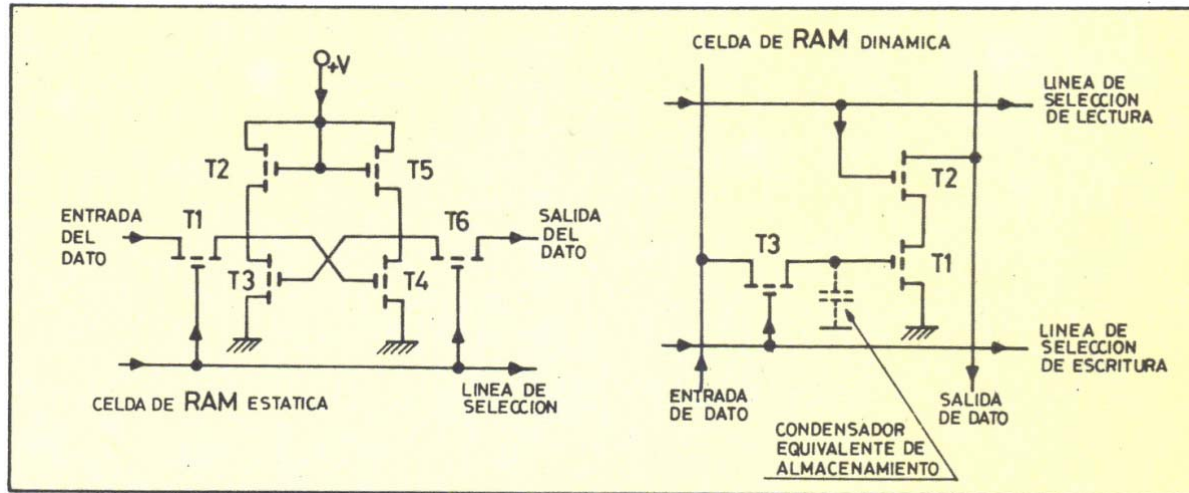
Escritura:



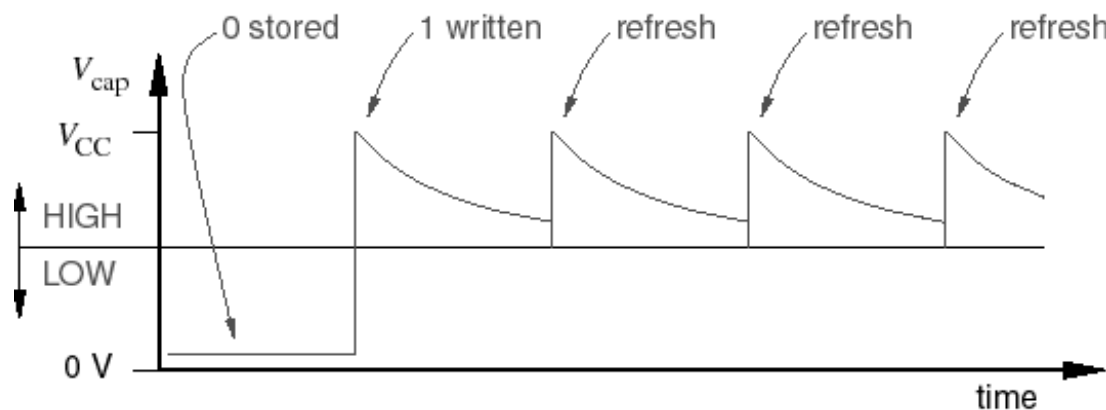
- t_{AS} Tiempo de fijación de las direcciones
- t_{AH} Tiempo de retención de las direcciones
- t_{CSW} Tiempo de fijación del CS antes fin escritura
- t_{WP} Ancho del pulso de escritura
- t_{DS} Tiempo de fijación del dato
- t_{DH} Tiempo de retención del dato

DRAM: RAM dinámicas

Comparación de las celdas de las RAM estáticas y dinámicas:



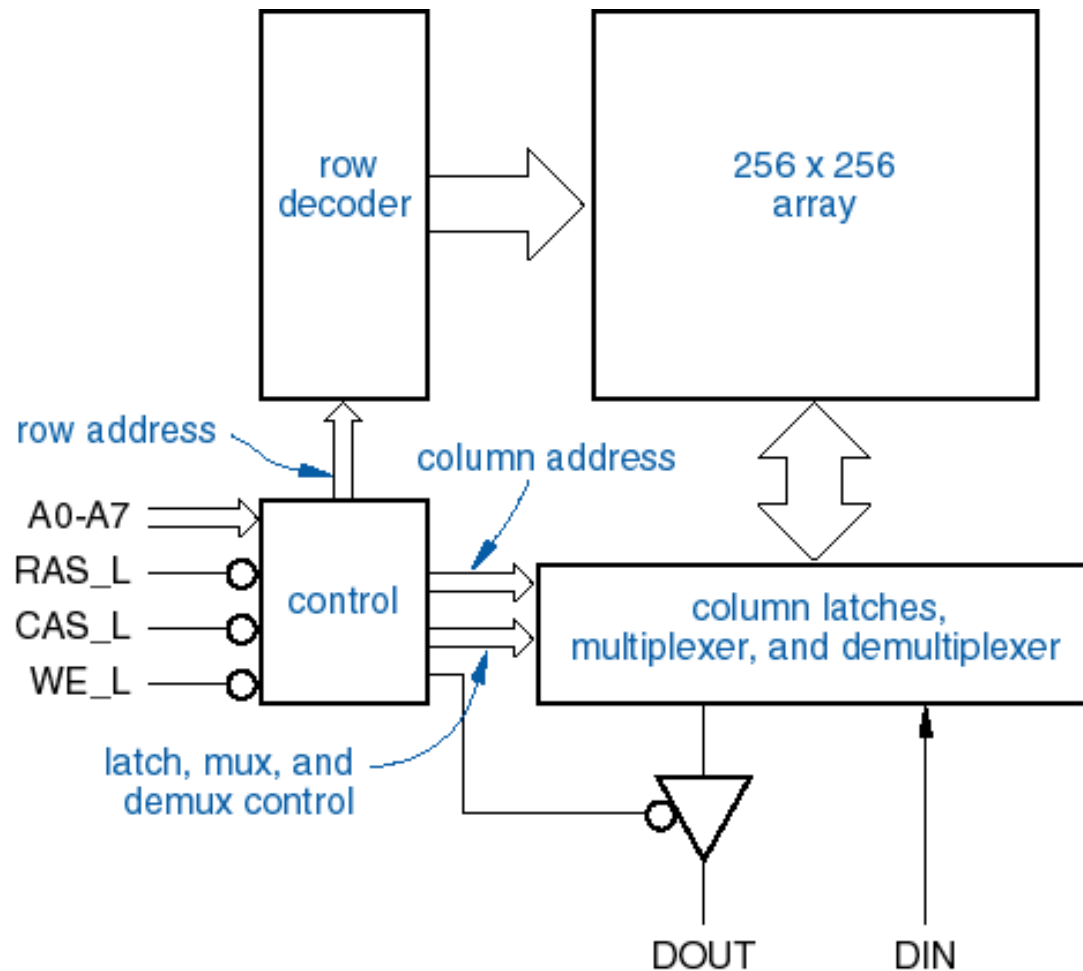
- Se logra una mayor densidad de integración.
- La información se mantiene en la carga de un “capacitor”.
- Este “capacitor” se descarga, entonces se debe realizar un refresco periódico para seguir manteniendo la información.



- El intervalo entre refrescos puede variar entre 4 y 64 ms.
- Duración del refresco ~600 ns

DRAM: RAM dinámicas

Ejemplo: organización interna de una DRAM de 64K x 1:



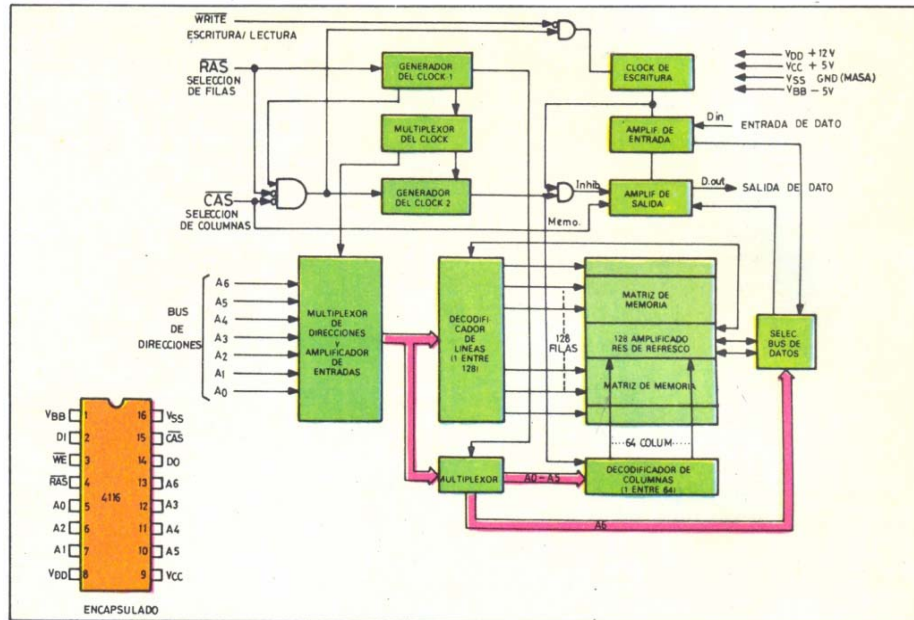
- No se refresca bit por bit sino toda una línea del array.
- Las líneas de direcciones están multiplexadas en el tiempo (solo hay 8 en lugar de 16).
- Para esto hay dos nuevas líneas de control:

RAS: cuando está activa las direcciones de entrada seleccionan una fila del arreglo.

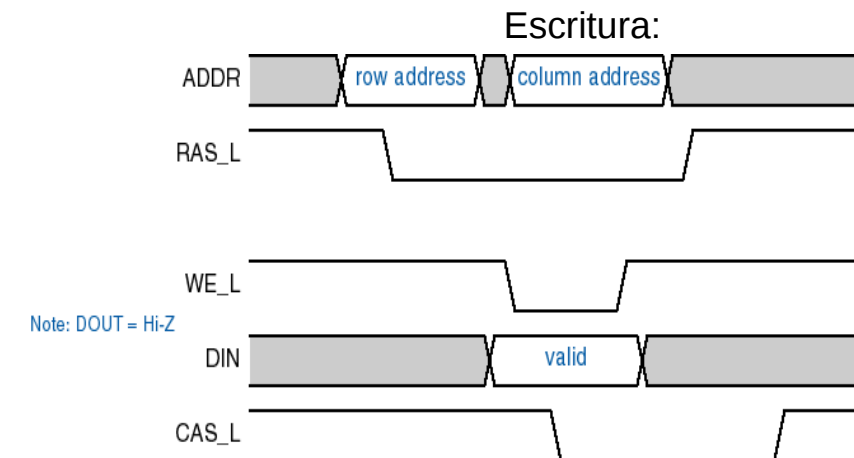
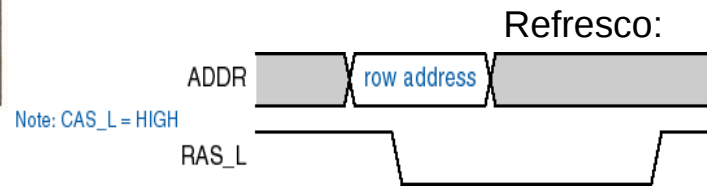
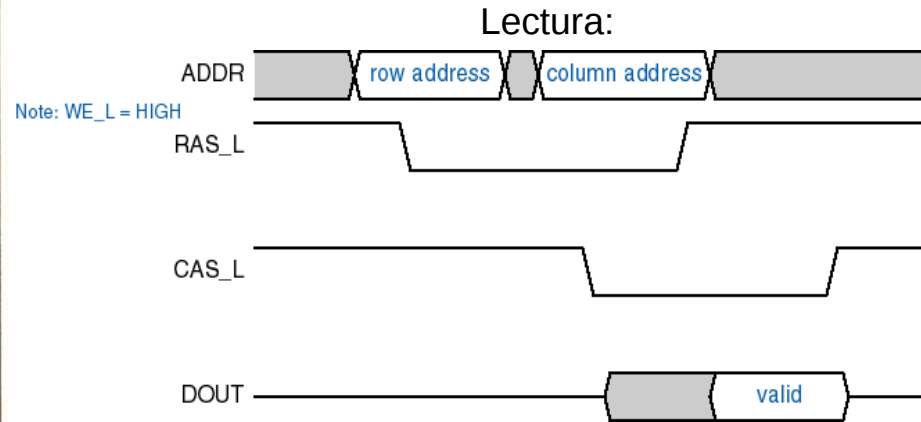
CAS: cuando está activa las direcciones de entrada seleccionan una columna.

DRAM: RAM dinámicas

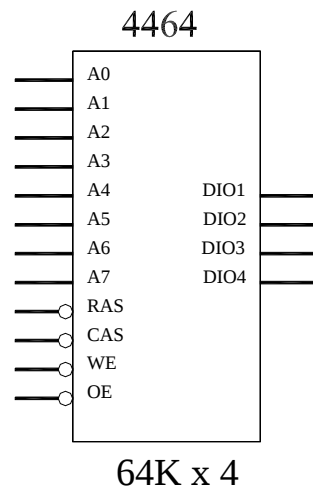
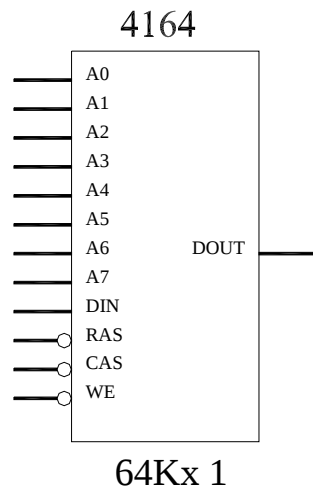
DRAM 4116 de 16K x 1:



Diagramas de tiempo de una DRAM:



Otras DRAM comerciales:



RESUMEN: Memorias

Tipo de memoria	Categoría	Borrado	Método de escritura	Mecanismo de refresco	Volatilidad
RAM	Memoria de lectura / escritura	Eléctricamente por byte	Eléctricamente	Depende	SI
SRAM				No necesario	
DRAM				Necesario	
ROM	Memoria de solo lectura	Imposible	Máscara	No aplicable	NO
ROM (PROM)			Eléctricamente		
EPROM	UV Todo el chip				
FLASH	Eléctricamente por bloque				
EEPROM	Eléctricamente por byte				

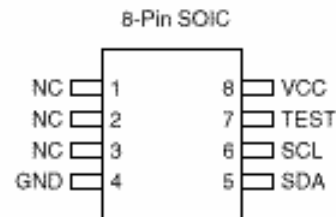
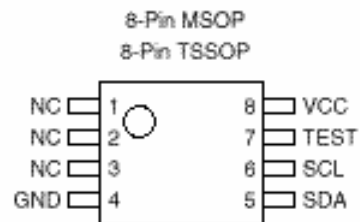
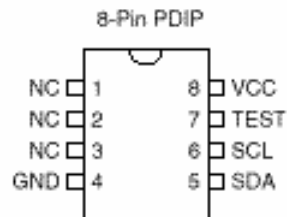
MEMORIAS Seriales

Existe en la actualidad otro tipo de memoria llamado “*EEPROM seriales*”

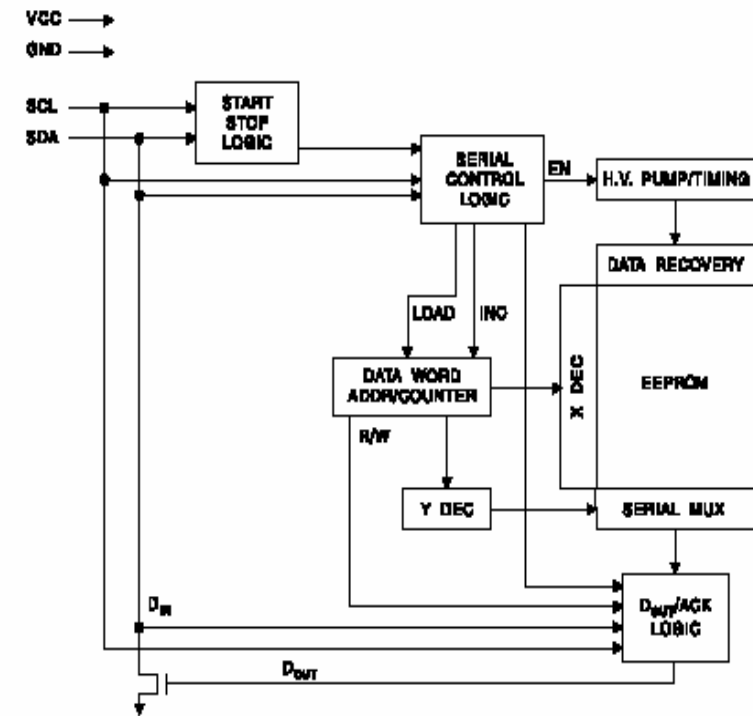
- La lectura y escritura se hace en serie (bit por bit)
- El encapsulado es mas pequeño
- Van desde 1 kbit a 1 Mbit
- Son mucho mas lentas
- Se usan para almacenar preferencias personales o de set-up

Pin Configurations

Pin Name	Function
NC	No Connect
SDA	Serial Data
SCL	Serial Clock Input
TEST	Test Input (GND or VCC)



Block Diagram



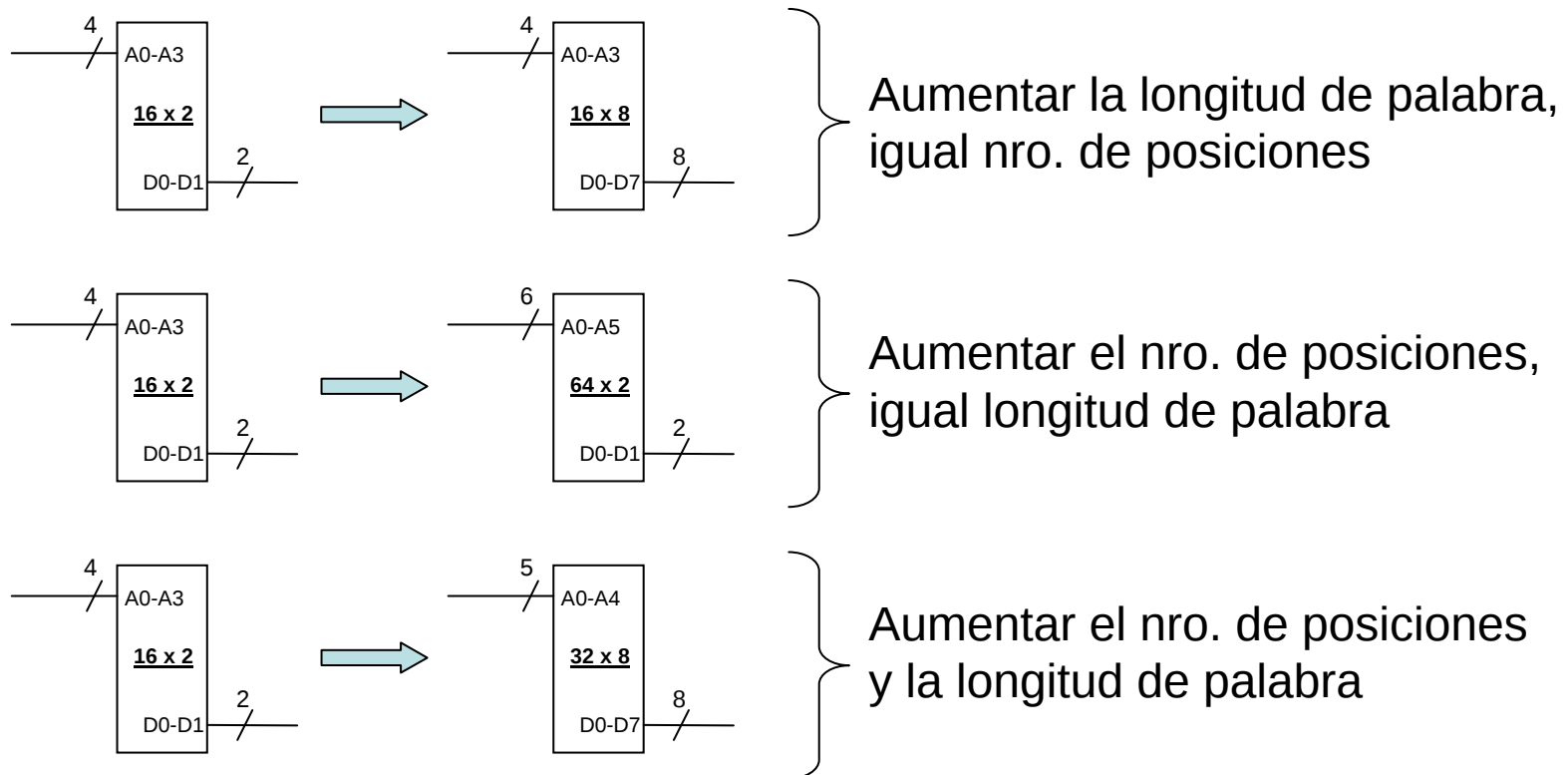
- 100.000 ciclos de lectura/escritura
- 40 años de retención de datos
- 1Mbit U\$S 3.5

EXPANSION de memorias

No siempre existe una memoria comercial con la capacidad necesaria para una aplicación.

Se pueden agrupar memorias mas pequeñas para lograr la capacidad deseada.

Se presentan tres casos de expansión de memoria:



EXPANSION de memorias

Lo primero que tenemos que determinar es la cantidad de bloques de memoria que necesitamos:

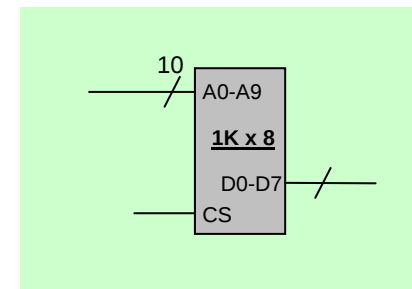
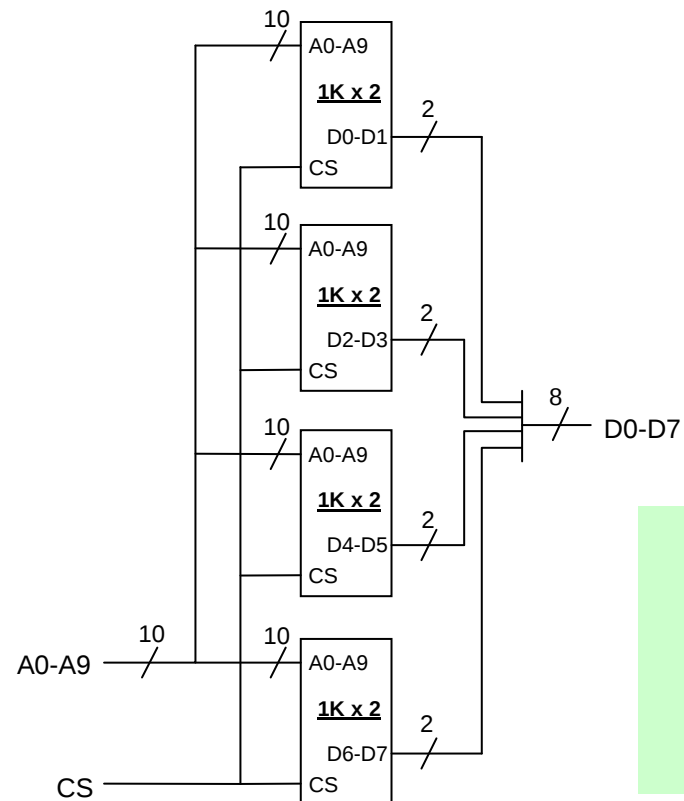
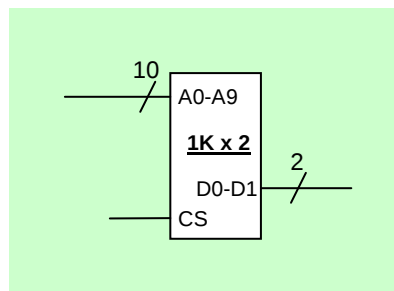
$$\text{Nro. de bloques} = \text{Capacidad total} / \text{Capacidad del bloque}$$

Caso 1:

Se tiene un bloque de 1K x 2
y se quiere formar una unidad
de memoria de 1K x 8

Son necesarios:

$$1K \times 8 / 1K \times 2 = 4 \text{ bloques}$$

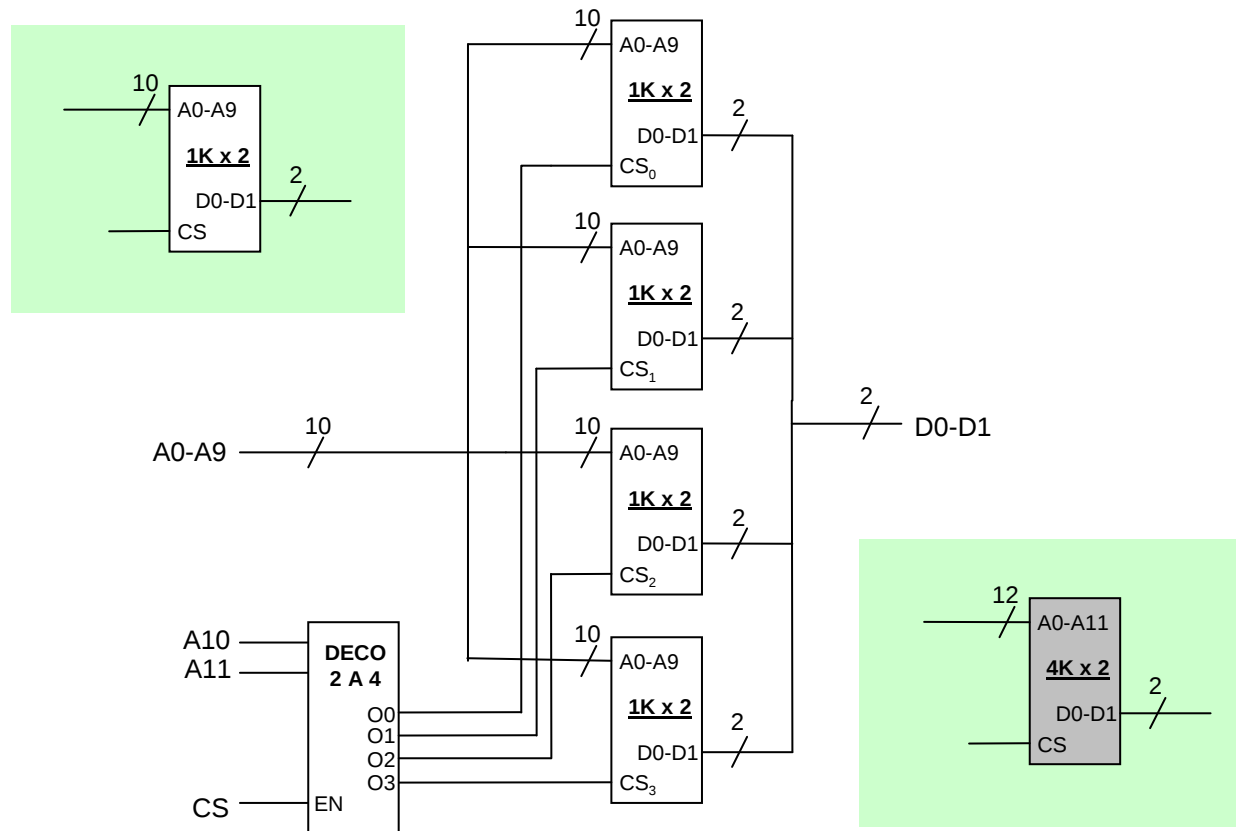


EXPANSION de memorias

Caso 2:

Se tiene un bloque de 1K x 2 y se quiere formar una unidad de memoria de 4K x 2
Hacen falta:

$$4K \times 2 / 1K \times 2 = 4 \text{ bloques}$$



EXPANSION de memorias

Caso 3:

Si a partir de un bloque de 1Kx2 se quiere llegar a una unidad de memoria de 4Kx 4
Aquí son necesarios:

$$4K \times 4 / 1K \times 2 = 8 \text{ bloques}$$

